

Giải pháp mới trong thiết kế mạch phối hợp trở kháng ứng dụng công nghệ SIW cho bộ khuếch đại công suất tần số cao

Đại Xuân Lợi^{*}, Lương Duy Mạnh², Vũ Lê Hà¹

¹Viện Khoa học và Công nghệ quân sự, 17 Hoàng Sâm, Cầu Giấy, Hà Nội, Việt Nam;

²Học viện Kỹ thuật Quân sự, 236 Hoàng Quốc Việt, Bắc Từ Liêm, Hà Nội, Việt Nam.

*Tác giả liên hệ: daixuanloi@gmail.com

Nhận bài: 21/8/2024; Hoàn thiện: 08/11/2024; Chấp nhận đăng: 15/11/2024; Xuất bản: 06/12/2024.

DOI: <https://doi.org/10.54939/1859-1043.j.mst.FEE.2024.106-112>

TÓM TẮT

Bài báo này đề xuất một giải pháp mới trong thiết kế mạch PHTK có tính năng lọc trên công nghệ ống dẫn sóng tích hợp chất nền SIW ứng dụng bộ cộng hưởng vòng kép CSRR. Bài báo đã đưa ra được quy luật thay đổi trở kháng của mạch lọc-PHTK khi thay đổi các tham số của vòng CSRR và đường truyền SIW. Bài báo cũng trình bày ứng dụng giải pháp đề xuất thiết kế mạch PHTK đầu ra cho một bộ khuếch đại công suất cao tần hoạt động ở 6 GHz. Mạch PHTK thiết kế có kích thước 12.6 x 8.2 mm và tổn hao chèn là 1.26 dB.

Từ khoá: Mạch lọc-phối hợp trở kháng; SIW-ống dẫn sóng tích hợp chất nền; CSRR-bộ cộng hưởng vòng kép.

1. MỞ ĐẦU

Bộ khuếch đại công suất (KĐCS) và bộ lọc là những thành phần quan trọng của hệ thống thông tin vô tuyến. Bộ KĐCS có chức năng khuếch đại tín hiệu vô tuyến lên mức năng lượng lớn, bộ lọc dùng để loại bỏ các thành phần tần số không mong muốn [1, 2]. Bộ KĐCS và bộ lọc thường được kết hợp với nhau bằng các đường mạch 50 Ohm, nếu việc thiết kế các mạch này không tốt sẽ dẫn đến mất phối hợp, gây hư hỏng bóng bán dẫn. Một giải pháp thiết kế các mạch lọc-phối hợp trở kháng (PHTK) kết hợp cho các bộ KĐCS đã được đề xuất trong [3-7]. Ngoài ra, việc thiết kế kết hợp mạch lọc-PHTK giúp thu nhỏ lại kích thước của toàn bộ hệ thống do đặc tính lọc được tích hợp vào mạch PHTK. Trong [3, 6, 7] các nhóm tác giả đề xuất các giải pháp thiết kế mạch lọc-PHTK cho bộ KĐCS trên công nghệ mạch dải. Việc sử dụng mạch lọc-PHTK kết hợp giúp loại bỏ được các tần số không muốn ở đầu vào và đầu ra giúp nâng cao hiệu suất của bộ KĐCS và giảm kích thước tổng thể của toàn mạch. Nhược điểm của các giải pháp này là tổn hao lớn ở dải tần số cao do sự tổn hao lớn của mạch dải ở dải tần số cao. Để khắc phục nhược điểm đó, trong [4, 5] nhóm tác giả Y.Gao và các cộng sự đã đề xuất giải pháp thiết kế mạch lọc-PHTK trên công nghệ ống dẫn sóng để giảm tổn hao của công nghệ mạch dải ở dải tần số cao giúp nâng cao hiệu suất của bộ KĐCS. Mặc dù vậy, việc sử dụng mạch lọc-PHTK ống dẫn sóng làm tăng kích thước hệ thống, khó chế tạo, và chi phí sản xuất cao.

Công nghệ ống dẫn sóng tích hợp chất nền với các ưu điểm giống như công nghệ ống dẫn sóng truyền thống như công suất chịu tải lớn, hệ số tổn hao thấp ở dải tần số cao, chông nhiễu tốt, mà vẫn giữ được các ưu điểm của công nghệ mạch dải như dễ chế tạo, chi phí chế tạo thấp, khả năng tích hợp cao [8], công nghệ SIW rất phù hợp trong thiết kế mạch lọc-PHTK cho các bộ KĐCS ở dải tần số cao. Trong [8-10] các tác giả đề xuất giải pháp sử dụng cấu trúc bộ lọc kiểu Iris để thiết kế các mạch lọc-PHTK cho bộ KĐCS hoạt động ở băng tần X. Đặc biệt, trong [10] nhóm tác giả đã đưa ra kết quả so sánh giữa phương pháp thiết kế riêng lẻ bộ KĐCS, bộ lọc đầu ra và phương pháp thiết kế mạch lọc-PHTK kết hợp, nhận thấy các tham số khác như công suất đầu ra P_{out} , hệ số khuếch đại công suất, hiệu suất PAE của bộ KĐCS sử dụng phương pháp kết hợp đều được cải thiện so với phương pháp thiết kế riêng biệt, đặc biệt giải pháp thiết kế kết hợp giúp giảm đáng kể kích thước tổng thể toàn mạch. Mặc dù vậy, các phương pháp thiết kế mạch lọc-PHTK trên công nghệ SIW đã được đề xuất đều hoạt động trên tần số cắt của đường truyền SIW nên kích thước của mạch vẫn còn rất lớn. Trong bài báo này, nhóm tác giả đề xuất một giải pháp mới sử dụng cấu

trúc vòng cộng hưởng kép CSRR trong thiết kế mạch phối hợp trở kháng. Tần số hoạt động của giải pháp này nằm dưới tần số cắt của đường truyền SIW nên làm giảm đáng kể kích thước của toàn mạch

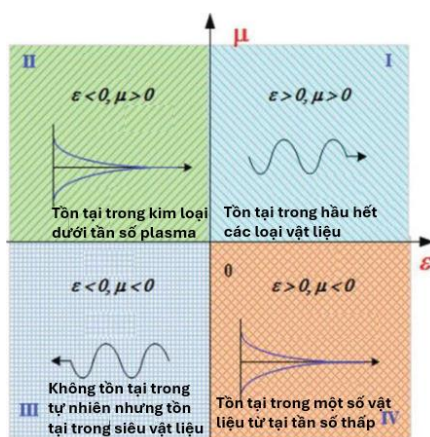
2. NGUYÊN LÝ HOẠT ĐỘNG

2.1. Siêu vật liệu và vòng cộng hưởng kép CSRR

Phân loại siêu vật liệu dựa trên hệ số độ điện thẩm ϵ và độ từ thẩm μ của vật liệu đồng nhất được đề xuất lần đầu tiên bởi nhà khoa học người Nga Veselago [12]. Mối tương quan giữa chiết suất (n) và các hệ số ϵ , μ được thể hiện bởi công thức sau:

$$n = \pm \sqrt{\epsilon_r \mu_r} \quad (1)$$

Trên phương trình (1) ta thấy, giá trị của chiết suất n có thể nhận được trong 4 trường hợp được thể hiện trên hình 1.



Hình 1. Biểu đồ bốn góc thể hiện mối liên hệ giữa ϵ và μ .

Vùng I trên hình 1 giá trị điện thẩm và từ thẩm đều dương được gọi là vùng dương kép, tính chất này tồn tại trong hầu hết các loại vật liệu và sóng điện từ có thể lan truyền được trong vật liệu này. Vùng II có giá trị điện thẩm âm và giá trị từ thẩm dương được gọi là vùng epsilon âm, loại này tồn tại trong vật liệu plasma. Vùng IV là vùng mà giá trị điện thẩm dương, từ thẩm âm tính chất này tồn tại trong một số loại vật liệu từ (ferrites). Vùng III là vùng mà cả hệ số điện thẩm và từ thẩm đều âm gọi là vùng âm kép, loại này không thể tìm thấy trong các vật liệu tự nhiên. Trong hai trường hợp ở vùng II và IV sóng điện từ nhanh chóng bị triệt tiêu khi truyền vào các vật liệu này. Trường hợp ở vùng III là trường hợp đặc biệt, sóng điện từ có thể truyền qua được.

Vật liệu có chiết suất âm như đã đề cập không tồn tại trong tự nhiên nhưng đã được chế tạo và kiểm chứng, một trong những cấu trúc phổ biến và được ứng dụng nhiều trong thiết kế các mạch RF đó là bộ cộng hưởng vòng kép CSRR [13]. Bộ cộng hưởng vòng CSRR được tạo ra bằng cách khoét hai khung kim loại không khép kín trên bề mặt mạch in (trên hình 2).

Tần số cộng hưởng của vòng CSRR được xác định bởi công thức sau:

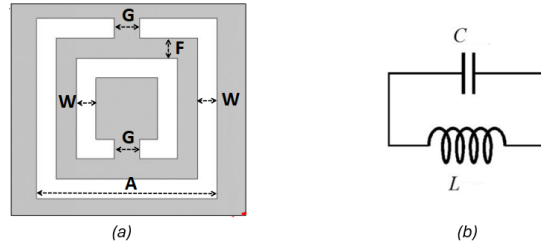
$$f = \frac{1}{2\pi\sqrt{LC}} \quad (2)$$

Trong đó, L và C lần lượt là cảm kháng và dung kháng của CSRR và được xác định bởi các công thức sau [14].

$$Lr = (4A - G)L_0 + (4A - 16W - 8F - G)Li \quad (3)$$

$$Cr = (4A - G)C_0 + (4A - 16W - 8F - G)Ci \quad (4)$$

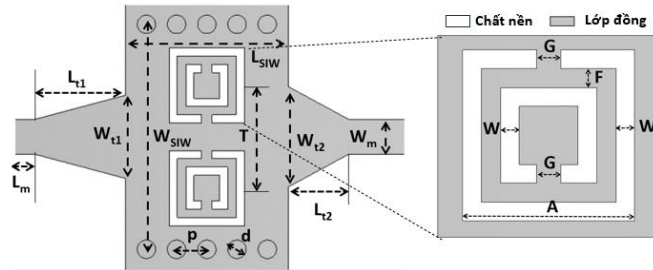
Với L_0 và C_0 là đơn vị cảm kháng và dung kháng đặc trưng của vòng ngoài, Li và Ci là đơn vị cảm kháng và dung kháng đặc trưng của vòng trong.



Hình 2. (a) Bộ cộng hưởng CSRR; (b) Sơ đồ tương đương.

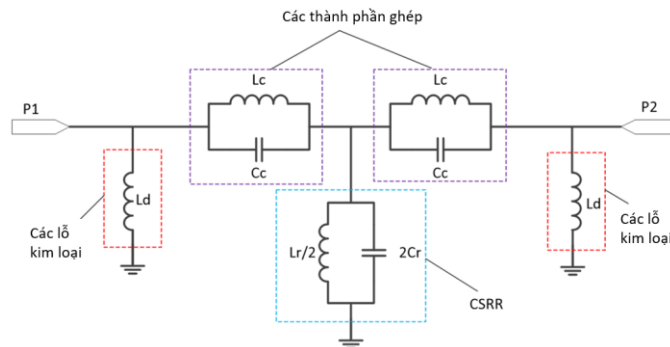
2.2. Cấu mạch lọc-PHTK CSRR-SIW đề xuất

Dựa vào đặc tính của CSRR là tạo ra tần số cộng hưởng ở dưới tần số cắt, nhóm tác giả đã đề xuất một cấu trúc CSRR-SIW để biến đổi trở kháng 50 Ohm chuẩn của hệ thống thành trở kháng phức của tranzitor khuếch đại. Cấu trúc mạch lọc-PHTK đề xuất được thể hiện trên hình 3.



Hình 3. Cấu trúc mạch lọc-PHTK đề xuất.

Cấu trúc mạch lọc-PHTK gồm có đường truyền SIW, 2 vòng cộng hưởng kép CSRR được bố trí kiểu mặt đối mặt (face to face), và 2 khớp nối để kết nối mạch SIW với các thành phần khác trong mạch KĐCS (mạch cấp nguồn) hay các thành phần khác của hệ thống.

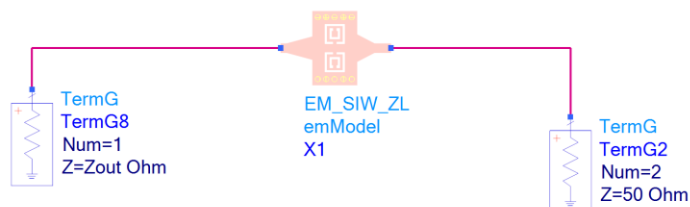


Hình 4. Sơ đồ tương đương mạch lọc-PHTK SIW-CSRR.

Sơ đồ tương đương của mạch lọc-PHTK được thể hiện trên hình 4. Ở đây, các lỗ kim loại được thể hiện tương đương như cuộn cảm ngắn mạch L_d . Cấu trúc CSRR được thể hiện tương đương với mạch cộng hưởng $L_r C_r$ ngắn mạch. Kết nối cảm kháng giữa vòng SRR ngoài cùng và đường truyền SIW được thể hiện tương đương là cuộn cảm L_c . Kết nối dung kháng giữa đường truyền SIW và CSRR được thể hiện tương đương tụ điện C_c [15].

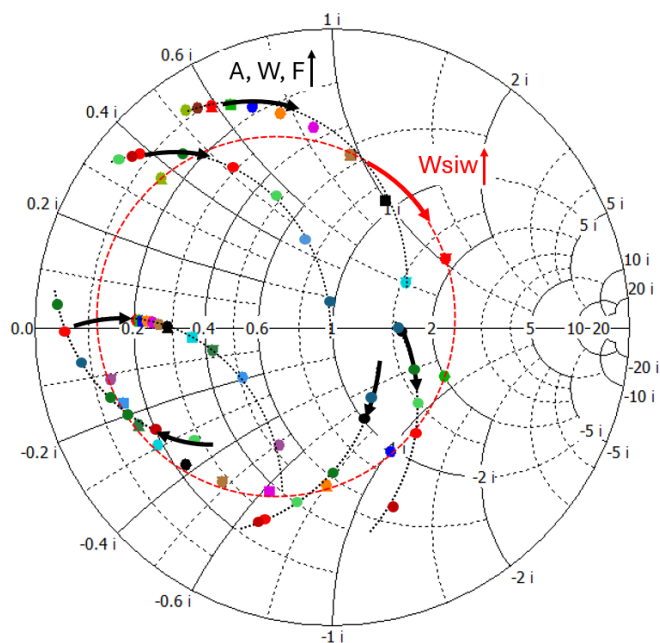
3. THIẾT KẾ, MÔ PHỎNG MẠCH LỌC-PHTK SIW

Sơ đồ mô phỏng mạch lọc-PHTK SIW được thể hiện trên hình 5. Trên sơ đồ mạch tương đương hình 4 và công thức (3) và (4) nhận thấy các tham số của vòng CSRR: A, F, W ảnh hưởng đến các giá trị cảm kháng và dung kháng của vòng CSRR, tức là ảnh hưởng đến giá trị trở kháng của mạch lọc-PHTK SIW. Độ rộng của đường truyền W_{siw} ảnh hưởng đến các giá trị L_c và C_c .



Hình 5. Sơ đồ mô phỏng mạch phối hợp trở kháng đầu ra SIW.

Vì giá trị trở kháng của đường truyền SIW là một tham số tán sắc nên việc xác định sự ảnh hưởng của các tham số vòng CSRR và SIW tới sự thay đổi trở kháng mạch lọc-PHTK SIW được thực hiện bằng phần mềm mô phỏng trường điện từ chuyên dụng CST. Kết quả mô phỏng sự thay đổi giá trị trở kháng mạch lọc-PHTK SIW khi thay đổi các tham số A, F, W của vòng CSRR và độ rộng SIW W_{siw} được thể hiện trên hình 6. Trên hình 6 nhận thấy khi tăng giá trị độ rộng đường truyền SIW, trở kháng của mạch lọc-PHTK SIW biến đổi trên đường tròn theo chiều kim đồng hồ (hình tròn nét đứt màu đỏ và chiều mũi tên màu đỏ trên hình 6). Khi cố định tham số W_{siw} và tăng các giá trị A, W và F trở kháng mạch lọc-PHTK SIW biến đổi trên các cung tròn theo chiều kim đồng hồ được thể hiện trên hình 6. Trên hình 6, mỗi cung tròn màu đen nét đứt tương ứng với một tham số W_{siw} và chiều mũi tên màu đen thể hiện xu hướng thay đổi trở kháng của mạch lọc-PHTK khi tăng các tham số A, F và W của CSRR.



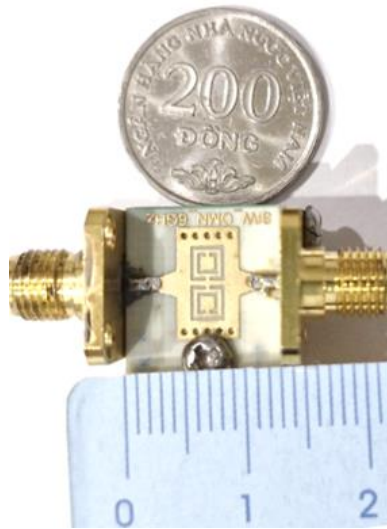
Hình 6. Đồ thị quá trình biến đổi trở kháng mạch lọc-PHTK CSRR-SIW.

Mạch lọc-PHTK trong nội dung nghiên cứu này sử dụng để biến đổi trở kháng phức $90.32+j*55.861$ thành trở kháng 50 Ohm cho mạch khuếch đại công suất sử dụng bóng bán dẫn TGF2977SM tại 6 GHz. Các tham số của mạch lọc-PHTK CSRR-SIW được mô phỏng và tối ưu hóa bằng phần mềm CST. Các tham số của mạch lọc-PHTK được thể hiện trong bảng 1.

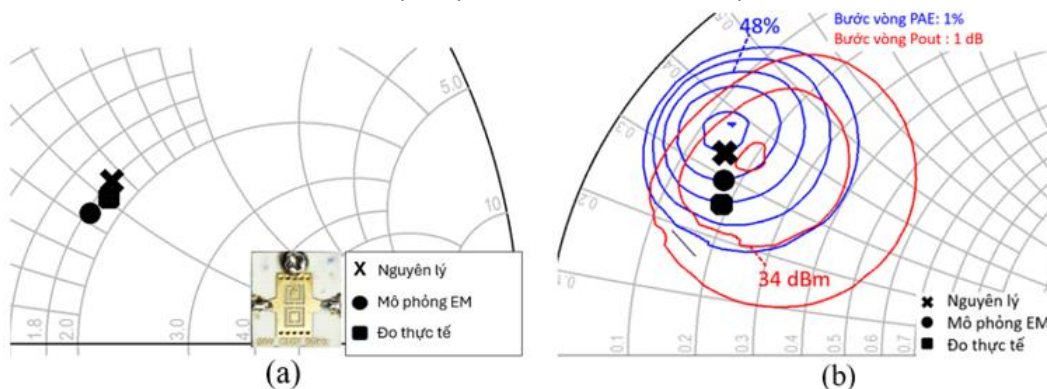
Bảng 1. Các kích thước mạch lọc-PHTK SIW. Đơn vị: mm.

W_{t1}	W_{t2}	W_m	W_{siw}	L_{siw}	L_{t1}	L_{t2}	L_m	A	W	F	G	T	d	p
2	2	1.15	8.2	5.4	2.0	2.0	2.1	2.96	0.3	0.3	0.3	3.4	0.61	1

Mạch lọc-PHTK được chế tạo trên vật liệu Roger 4003C với độ dày lớp điện môi là 0.508 mm, độ dày lớp đồng mặt trên và dưới là 0.035 mm được thể hiện hình 7. Kết quả mô phỏng và đo kiểm tra trở kháng của mạch lọc-PHTK được thể hiện trên hình 8 và đặc tuyến tham số ma trận S được thể hiện trên hình 9.



Hình 7. Mạch lọc-PHTK CSRR-SIW thực tế.



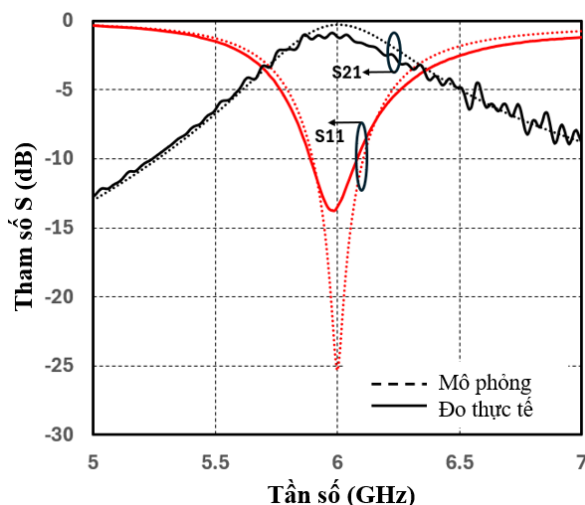
Hình 8. Trở kháng mạch lọc-PHTK:

(a) Mạch lọc-PHTK SIW; (b) Mạch lọc-PHTK và mạch thiên áp.

Trên hình 8 thể hiện các giá trị trở kháng của mạch lọc-PHTK và mạch lọc-PHTK kết hợp với mạch thiên áp khi mô phỏng nguyên lý, mô phỏng EM và kết quả đo mạch thực tế đều nằm trong vùng trở kháng tối ưu mong muốn ($P_{out}=34\text{ dBm}$ và $PAE=48\%$).

Trên hình 9 thể hiện đặc tuyến tham số ma trận S giữa mô phỏng và đo thực tế, nhận thấy đặc tuyến có tính chất của bộ lọc thông dải với tần số trung tâm 6 GHz và tổn hao thông qua của mạch thực tế là 1.26 dB.

Kết quả mô phỏng và đo mạch thực tế chứng tỏ mạch lọc-PHTK đề xuất đáp ứng được các chỉ tiêu đề ra để biến đổi trở kháng $90.32+j*55.861$ Ohm thành trở kháng chuẩn 50 Ohm và có đặc tuyến của bộ lọc thông dải để loại bỏ các thành phần không mong muốn sau bộ khuếch đại công suất.



Hình 9. Đặc tuyến tham số S của mạch lọc-PHTK.

Bảng 2 thể hiện so sánh kết quả mạch PHTK đề xuất so với các công bố khác. Nhận thấy, giải pháp đề xuất giúp giảm kích thước đáng kể của mạch PHTK so với các công bố khác.

Bảng 2. Kết quả so sánh với các công bố khác.

Công bố	Tần số hoạt động, GHz	Kiểu bộ lọc	Kích thước (LxW), mm	Vật liệu
[8]	8 GHz	Iris	46.46 x 19.8	RT5880
[9]	10 GHz	Iris	N/A	RO4003
[10]	10 GHz	Iris	43.65 x 15.65	RT5880
Đề xuất này	6 GHz	CSRR	12.6 x 8.2	RO4003

4. KẾT LUẬN

Bài báo đã trình bày một giải pháp mới trong thiết kế mạch phối hợp trở kháng có đặc tuyến của bộ lọc thông dải trên công nghệ SIW giúp tối ưu hóa kích thước của mạch. Giải pháp đề xuất được ứng dụng trong thiết kế mạch lọc-PHTK để biến đổi trở kháng phức $90.32+j*55.861$ thành trở kháng chuẩn 50 Ohm với kích thước 12.6 x 8.2 mm. Kết quả đo mạch lọc-PHTK thực tế cho thấy mạch lọc-PHTK hoạt động tốt để biến đổi trở kháng phức thành trở kháng chuẩn 50 Ohm và tổn hao chèn đạt được là 1.26 dB. Kết quả cho thấy giải pháp đề xuất hoàn toàn phù hợp để thiết kế các bộ khuếch đại công suất hoạt động ở dải tần số cao đáp ứng các yêu cầu của hệ thống thông tin thế hệ mới.

TÀI LIỆU THAM KHẢO

- [1]. J. Bahl, "Fundamentals of RF and Microwave Transistor Amplifiers". Hoboken, NJ, USA: Wiley, (2009).
- [2]. S. Hong and M. J. Lancaster, "Microstrip Filters for RF/Microwave Applications". New York, NY, USA: Wiley, (2001).
- [3]. L. Gao, X. Y. Zhang, S. Chen, and Q. Xue, "Compact power amplifier with bandpass response and high efficiency," IEEE Microw. Wireless Compon. Lett., vol. 24, no. 10, pp. 707–709, (2014), doi: 10.1109/LMWC.2014.2340791.
- [4]. Y. Gao, J. Powell, X. Shang, and M. J. Lancaster, "Coupling matrix based design of waveguide filter amplifiers," IEEE Trans. Microw. Theory Techn., vol. 66, no. 12, pp. 5300–5309, (2018), doi: 10.1109/TMTT.2018.2871122.
- [5]. Y. Gao, X. Shang, C. Guo, J. Powell, Y. Wang, and M. J. Lancaster, "Integrated waveguide filter amplifier using the coupling matrix technique," IEEE Microw. Wireless Compon. Lett., vol. 29, no. 4, pp. 267–269, (2019), doi: 10.1109/LMWC.2019.2901892.

- [6]. M. Furqan, F. You, W. Shi, S. Ahmad, and T. Qi, "A broadband power amplifier using hairpin bandpass filter matching network," *Electron. Lett.*, vol. 56, no. 4, pp. 168–213, (2019), doi: 10.1049/el.2019.3047.
- [7]. J. A. Estrada, J. R. Montejó-Garai, P. de Paco, D. Psychogiou, and Z. Popovic', "Power amplifiers with frequency-selective matching networks," *IEEE Trans. Microw. Theory Techn.*, vol. 69, no. 1, pp. 697–708, (2021), doi: 10.1109/TMTT.2020.3020097.
- [8]. J. Jeong, P. Kim, P. Pech, Y. Jeong and S. Lee, "Substrate-Integrated Waveguide Impedance Matching Network with Bandpass Filtering," 2019 IEEE Radio and Wireless Symposium (RWS), Orlando, FL, USA, (2019), pp. 1-3, doi: 10.1109/RWS.2019.8714427.
- [9]. M. Abdolhamidi and M. Shahabadi, "X-Band Substrate Integrated Waveguide Amplifier," in *IEEE Microwave and Wireless Components Letters*, vol. 18, no. 12, pp. 815-817, (2008), doi: 10.1109/LMWC.2008.2007711.
- [10]. P. Pech, P. Kim and Y. Jeong, "Microwave Amplifier With Substrate Integrated Waveguide Bandpass Filter Matching Network," in *IEEE Microwave and Wireless Components Letters*, vol. 31, no. 4, pp. 401-404, (2021), doi: 10.1109/LMWC.2021.3059859.
- [11]. Z. Wang and C. -W. Park, "Novel substrate integrated waveguide (SIW) type high power amplifier using microstrip-to-SIW transition," 2013 Asia-Pacific Microwave Conference Proceedings (APMC), Seoul, Korea (South), (2013), pp. 101-103, doi: 10.1109/APMC.2013.6695204.
- [12]. V. G. Veselago, *Sov. Phys. Usp.* 10, 509 (1968)
- [13]. Zhang X-C, Yu Z-Y, Xu J. "Novel band-pass substrate integrated waveguide (SIW) filter based on complementary split ring resonators (CSRRs)". *Progress In Electromagnetics Research*;72:39-46, (2007). DOI: 10.2528/pier07030201.
- [14]. Baena, J. D., J. Bonache, F. Martin, et al., "Equivalent-circuit models for split-ring resonators and complementary split-ring resonators coupled to planar transmission lines," *IEEE Transactions on Microwave Theory and Techniques*, Vol. 53, No. 4, 1451-1461, (2005).
- [15]. Baena, J. D., J. Bonache, F. Martin, et al., "Equivalent-circuit models for split-ring resonators and complementary split-ring resonators coupled to planar transmission lines," *IEEE Transactions on Microwave Theory and Techniques*, Vol. 53, No. 4, 1451-1461, (2005).

ABSTRACT

A novel methodology design for matching network based on SIW technology for microwave power amplifiers

This paper presents a novel method for creating a matching network (MN) with filtering functionalities on substrate intergrated waveguide (SIW) using Complementary Split Ring Resonators (CSRR). It defines principles for modifying the MN impedance through adjustments to the parameters of the CSRR and SIW transmission line. Additionally, it demonstrates the practical implementation of this approach by designing an output MN for a high-frequency power amplifier operating at 6 GHz. The MN is configured with dimensions of 13.6 x 5.4 mm and exhibits an insertion loss of 1.26 dB.

Keywords: Filter matching network; Substrate integrated Waveguide-SIW; Complementary Split Ring Resonators-CSRR.